PLUSETECH 朴思科技 · 专业存储芯片测试

基于 RV1106 平台的存储芯片
兼容性测试方案

结合 RK 平台 Memory Test 工具与 Plusetech 朴思多重动态交错比对技术

Plusetech 多重动态交错比对 | DDR3-1600 | 800MHz 固件适配 | 全链路测试追溯

版本	日期	平台	编制
V2.1	2026-08-21	RV1106 • Rockchip	朴思科技（深圳）有限公司

目录

01 一 • 方案概述 — 测试背景与目标 · 核心优势总览

02 二 • RV1106 原生 Memory Test 工具详解 — 工具架构与来源 · 核心功能模块一览

03 二 • 各测试细项技术说明 — Data Bus / Address Bus / Memory Device Test

04 三 • 融合设计：动态压力环境控制 — DVS 电压调节 · 三级压力测试策略 · Intra-Die 比对

05 三 • 跨芯片差异化分析（Inter-Die） — 960 工位并行比对 · 传统测试模式对比

06 四 • 800MHz / 1600 MT/s 固件适配方案 — DDR3 时序参数配置 · 频率稳定性与裕量测试

07 五 • 测试执行流程 — 环境准备 · 基础功能验证 · 增强测试 · 分级出货

08 五 • Pass/Fail 判定与分级标准 — CP / FT / Module Test 全阶段判定

09 六 • 数据记录与 MES 追溯 — 数据采集维度 · 全流程追溯 · 报告输出

10 七 • 测试资源保障与客户价值 — 960 工位设备配置 · 典型应用场景

01

一 · 方案概述

测试背景与目标 · 核心优势总览

一、方案概述

1.1 测试背景与目标

> 测试背景： RV1106是瑞芯微（Rockchip）的边缘AI视觉芯片，支持DDR2/DDR3/DDR4存储接口。本方案针对800MHz时钟、 DDR3-1600 MT/s工作模式，验证目标DDR3颗粒在指定RV1106板卡与固件组合下的功能正确性、 电气裕量与长期稳定性。

▸ 测试目标

- 验证DDR3颗粒在RV1106平台上的功能正确性与电气特性合规性
- 通过朴思多重动态交错比对测试技术识别传统测试模式难以发现的边缘性缺陷与性能漂移
- 建立RV1106平台存储芯片兼容性评估标准，支持客户快速导入与量产

▸ 测试依据

- JEDEC JESD79-3系列（DDR3 SDRAM规范）
- Rockchip RV1106产品资料、 目标板原理图与DDR初始化参数
- 朴思测试规范V3.0 / 朴思多重动态交错比对测试技术白皮书

1.2 核心优势总览

8年 存储测试技术持续研发积淀	**全链路** 晶圆测试→芯片FT→模组测试一站式	**自研** SoC+核心板+设备+算法四位一体
150+ 专业存储测试设备	**50,000+** 全自动测试工位	**800万+** 日测试产能（颗）

注：运营与产能数据采用公司内部统计口径，截至2026-08-21，正式外发前须由责任部门复核。

二 • RV1106 原生 Memory Test 工具详解

工具架构与来源 · 核心功能模块一览

二 、 RV1106原生Memory Test工具详解

2.1 工具架构与来源

> 工具来源： Rockchip DDR User Tool / rockchip-test开源测试套件 / U-Boot DDR Test命令

RV1106平台Memory Test可运行于U-Boot引导阶段或Linux用户态， 通过命令行参数配置测试模式并输出串口或日志结果。 Plusetech采集程序将原始结果转换为结构化记录， 再与MES系统对接， 实现全流程数据追 溯。

2.2 核心功能模块一览

模块名称	功能描述	Plusetech朴思多重动态交错比对测试增强
Data Bus Test	数据总线连通性与完整性验证，依次对每条数据线写入0x55/0xAA翻转模式	DVS动态电压调节，在VDD/VDDQ ±5%范围内验证信号裕量
Address Bus Test	地址线解码与寻址正确性验证，March算法遍历所有地址空间	跨Bank交错比对，识别Bank间性能差异与地址线弱连接
Memory Device Test	存储单元基础读写功能验证，全0/全1写入回读	960工位并行测试，芯片间横向对比识别边缘异常
March Algorithm	March C-/SS/LR经典算法，检测stuck-at/transition/coupling故障	Block/Bank交错比对分析，识别局部性能劣化
Walking Pattern	Walking 1/0、Checkerboard、Diagonal等数据图形测试	多压力环境下动态调整（DVS+温控），激发隐性缺陷
Random Pattern	伪随机序列/PRBS-7/15/23标准序列压力测试	AI辅助缺陷预测，基于历史数据优化测试向量生成
Bandwidth & Stress	顺序/随机带宽测试，7×24小时持续压力与高温压力测试	960芯片并行差异化分析，UPH较传统模式提升10倍+
Retention Test	标准/延长刷新周期数据保持能力验证，高温烘烤后完整性检查	全维度数据采集，支持大数据分析与良率提升
Row Hammer Test	高频访问相邻行诱导电荷泄漏，验证抗Row Hammer与TRR功能	缺陷逃逸率极低，精准识别边缘异常芯片

二 • 各测试细项技术说明

Data Bus / Address Bus / Memory Device Test

二 、 RV1106原生Memory Test工具详解

2.3 各测试细项技术说明

▸ Data Bus Test 数据总线测试

- 测试目的：验证DQ[31:0]数据总线每一位的物理连通性与信号完整性
- 测试方法：依次对每条数据线写入0x55/0xAA翻转模式，回读比对
- 关键参数：信号摆幅、上升/下降时间、建立/保持时间（Setup/Hold）
- Plusetech增强：结合DVS动态电压调节，在VDD/VDDQ ±5%范围内验证信号裕量

▸ Address Bus Test 地址总线测试

- 测试目的：验证地址解码器功能与地址线完整性（A[15:0]）
- 测试方法：March算法遍历所有地址空间，检测stuck-at/coupling缺陷
- 关键参数：地址建立时间tIS、保持时间tIH、Bank切换延迟
- Plusetech增强：跨Bank交错比对，识别Bank间性能差异与地址线弱连接

▸ March Algorithm Test March算法测试

- March C-：标准6步March序列，检测stuck-at, transition, coupling faults
- March SS：增强型March算法，增加地址顺序与逆序双向扫描
- March LR：长序列March，覆盖更复杂的数据依赖与地址耦合缺陷
- 数据图形：Checkerboard / Diagonal / Pseudo-Random / PRBS-7/15/23
- Plusetech增强：Block/Bank交错比对分析，识别局部性能劣化

▸ Bandwidth & Stress Test 带宽与压力测试

- 顺序读写带宽：1MB/4MB/16MB块大小，测试连续传输吞吐量（MB/s）
- 随机IOPS测试：4KB随机读写，评估数据库/操作系统场景性能
- 持续压力测试：1-2小时不间断读写循环，筛选早期失效（ELF）
- 高温压力测试：85°C/95°C/105°C环境下持续运行，验证热稳定性
- Plusetech增强：960芯片并行差异化分析，UPH较传统模式提升10倍+

▸ Retention Test 数据保持测试

- 标准保持测试：按JEDEC规范验证32ms/64ms刷新周期数据完整性
- 延长刷新测试：2 ×/4×/8×延长刷新间隔，识别Weak Cell与漏电缺陷
- 温度加速测试：95°C烘烤后验证数据完整性，评估电荷泄漏风险
- Plusetech 增强：全维度数据采集，支持大数据分析与良率提升

04

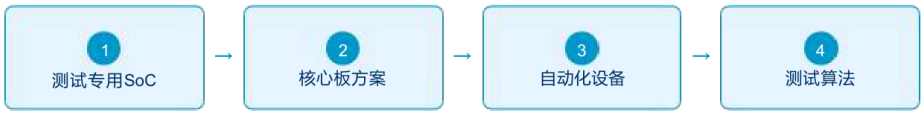
三 • 融合设计：动态压力环境控制

DVS 电压调节 · 三级压力测试策略 · Intra-Die 比对

三、 Plusetech 朴思多重动态交错比对测试技术融合设计

3.1 朴思多重动态交错比对测试技术架构

四位一体架构：测试专用SoC +核心板方案 + 自动化测试设备 + 专业测试算法



3.2 融合设计一：动态压力环境控制

突破传统"单芯片-单环境-独立判定"局限， 引入动态压力环境控制机制：

- DVS动态电压调节：支持VDD/VDDQ/VPP等多路电源独立动态调节，精度达1mV，响应时间<10μs
- 温度精确控制：集成TEC热电制加热元件，温控范围-20°C至+105°C，控温精度±0.5°C

▸ 三级压力测试策略

- 第一层次 — 静态拉偏测试：在固定的高温/低温/高压/低压条件下执行标准测试流程
- 第二层次 — 阶跃式拉偏测试：在测试过程中按预设阶梯逐步改变电压或温度，观察芯片参数变化趋势
- 第三层次 — 动态随机拉偏测试：按照预设的随机分布模型对电压和温度进行动态扰动，模拟真实应用环境中的不确定性波动

3.3 融合设计二：芯片内交错比对 (Intra-Die Cross-Reference)

针对存储芯片内部架构特性， 对受测芯片中的每个存储块(Block)、每个存储组(Bank)或每个地址单元执行全面的Read/Write/Erase/Compare/Analyze/Calibrate操作：

- Block/Bank交错比对：对比不同Block的P/E周期分布、误码率(BER)分布与阈值电压(Vt)分布
- Bank性能差您分析：在DDR测试中，对比不同Bank的访问延迟、刷新特性与数据保持能力
- 局部性能劣化识别：即使芯片整体参数符合规格书要求，内部存在的局部性能劣化或工艺偏差也能被精准识别

05

三 • 跨芯片差异化分析（Inter-Die）

960 工位并行比对 · 传统测试模式对比

三、 Plusetech 朴思多重动态交错比对测试技术融合设计

3.4 融合设计三：跨芯片差您化分析（Inter-Die Di仟erentiation）

960工位并行测试设备实现跨芯片差您化比对：

- 数据偏差分析：对同时测试的960颗芯片进行三维比对（数据偏差、性能指标离群检测、健康度分级评估）
- SPC统计过程控制：建立批次内芯片的性能基准分布， 自动标记偏离基准超过设定阈值的您常芯片
- 潜在风险芯片识别：即使单颗芯片所有独立测试项均通过规格判定，若性能显著您于同批次正常芯片（读写速度偏低、功耗偏高、误码率边际），系统仍能识别并隔离

3.5 朴思多重动态交错比对测试 vs 传统测试模式对比

传统测试模式	Plusetech 朴思多重动态交错比对测试技术
单一环境静态测试（固定温度/电压）	多压力环境动态调整（DVS+温控）
独立Block/Bank读写验证， 无交叉比对	Block/Bank交错比对分析
单芯片独立分析判定	960芯片并行差您化分析
Pass/Fail二元判定， 无性能分级	多维度智能分选（Speed Bin+健康度分级）
测试逃逸率高， 无法识别边缘您常芯片	缺陷逃逸率极低， 精准识别边缘您常芯片
数据采集维度单一， 信息量有限	全维度数据采集， 支持大数据分析与良率提升

四 • 800MHz / 1600 MT/s 固件适配方案

DDR3 时序参数配置 · 频率稳定性与裕量测试

四、基于800MHz/1600 MT/s固件适配测试方案

4.1 DDR3 800MHz时序参数配置

工作模式：DDR3-1600 | 时钟频率：800MHz | 数据速率：1600 MT/s（DDR双沿传输）

参数	标称值	最小值	最大值	说明
tCK	1.25 ns	1.25 ns	3.3 ns	时钟周期
tRCD	18 ns	18 ns	-	RAS到CAS延迟
tRP	18 ns	18 ns	-	行预充电时间
tRAS	42 ns	42 ns	-	行激活时间
tRC	60 ns	60 ns	-	行周期时间
tWR	15 ns	15 ns	-	写恢复时间
tRFC	130 ns	130 ns	-	刷新周期
tREFI	3.9 μs	3.9 μs	-	平均刷新间隔
CL (RL)	10	10	-	CAS延迟/读延迟
CWL (WL)	6	6	-	CAS写延迟/写延迟

注： 时序值为测试基线示例，最终参数须按目标颗粒密度、速度等级、温度范围及Rockchip DDR初始化结果确认。

4.2 RV1106 DDR控制器配置要点

- PHY配置： 阻抗匹配控制在±5%以内，支持信号去嵌(De-embedding)，确保高速信号测试精度
- 眼图验证： DQ/DQS眼图张开度≥0.3UI，抖动<0.1UI
- 训练序列： Write Leveling / Read DQS Gate / Read/Write Bit Deskew 全部通过
- 电源管理： PMIC电压调节精度±1%，支持动态电压调节(DVS)

4.3 频率稳定性与裕量测试

测试项目	测试条件	判定标准	Plusetech增强
标称频率验证	800MHz，25°C，标称电压	1-2小时稳定运行0 error	960工位并行，SPC实时监控
频率超频测试	840/880/920MHz阶梯	记录最高稳定频率	动态电压补偿，温度联动
频率降频安全边界	720/640MHz验证	降级运行稳定性确认	性能分级（Speed Binning）
温度-频率联合测试	标准范围-20°C至+105°C；车规目标按Grade 1扩展至-40°C至+125°C	建立温度-频率特性曲线	Intra-Die/Inter-Die比对
电压-频率联合测试	DDR3/DDR3L标称VDD ±5%扫描	建立Shmoo图	DVS动态调节+SPC分析

五 • 测试执行流程

环境准备 · 基础功能验证 · 增强测试 · 分级出货

五、完整测试流程与判定标准

5.1 测试执行流程



▸ Phase 1: 环境准备与初始化

- 设备校准：测试设备预热3分钟， 电压/温度传感器校准
- 固件烧录：烧录800MHz DDR3初始化固件至RV1106测试版中
- 参数配置：根据JEDEC规范配置时序参数与电压等级

▸ Phase 2: 基础功能验证（CP级）

- Data Bus / Address Bus / Memory Device Test
- March C-/SS/LR算法全覆盖
- Walking Pattern / Checkerboard / Diagonal

▸ Phase 3: 动态压力测试（FT级）

- DVS动态电压拉偏：按目标颗粒标称VDD进行±5%扫描，步进10mV
- 温度拉偏测试：标准范围-20°C至+105°C；车规目标按Grade 1扩展至-40°C至+125°C，步进10°C
- 随机压力测试：动态随机电压温度扰动，持续1-2小时

▸ Phase 4: 朴思多重动态交错比对分析

- Intra-Die： Block/Bank/Address单元交错比对
- Inter-Die：960芯片并行差您化分析， SPC统计控制
- AI辅助缺陷预测与风险芯片标记

▸ Phase 5: 系统级验证（Module级）

- RV1106平台启动验证： 内核加载、文件系统挂载、应用运行
- 1-2小时快速老化预筛；量产可靠性抽检执行72小时Burn-in
- 兼容性验证：不同批次/不同厂商颗粒交叉验证

五 • Pass/Fail 判定与分级标准

CP / FT / Module Test 全阶段判定

五、完整测试流程与判定标准

5.2 Pass/Fail判定与分级标准

测试阶段	测试项目	Pass标准	Fail标准	分级标准
CP级	Data/Address Bus	0 bit error	≥1 bit error	Bin1：0 error Fail：≥1 bit error，不进入生产分级
CP级	March Algorithm	全部Pattern通过	任一Pattern失败	A级：全通过 B级：单Pattern复测通过 C级：降级使用
FT级	DVS拉偏测试	±5%电压范围内0 error	标称电压下error	Speed Bin: DDR3-1600 / DDR3-1333 / DDR3-1066
FT级	温度拉偏测试	目标规格温度范围内0 error	常温下error	按目标温度范围和客户规范分级
FT级	Retention Test	32ms刷新0 error	16ms刷新error	健康度：A/B/C/D
Module级	系统启动	100%成功启动	启动失败/卡死	兼容性: 完全兼容/有限兼容/不兼容
Module级	Burn-in 72h	0 error/无性能衰减	出现error/性能下降>5%	可靠性：高/中/低

六 · 数据记录与 MES 追溯

数据采集维度 · 全流程追溯 · 报告输出

六、数据记录与MES追溯

6.1 数据采集维度

- 基础参数： 测试时间、 设备编号、 工位号、 操作员ID、 批次号
- 环境参数： 实时温度、 电压、 电流、 功耗曲线
- 测试向量： 全部Pattern执行结果、 错误位图、 错误地址日志
- 性能指标： 读写带宽、 IOPS、 延迟分布、 时序裕量
- 朴思多重动态交错比对测试分析： Intra-Die比对矩阵、 Inter-Die偏差分布、 SPC控制图

6.2 MES全流程追溯



- 唯一追溯码(UID)： 每颗芯片赋予全局唯一标识， 贯穿全生命周期
- 测试履历： 从CP→FT→Module Test全链路数据归档至MES数据库
- 您常预警： SPC实时监控， 趋势偏移自动触发质量工程师复核与设备校准
- 客户接口： API数据对接， 支持任意批次/芯片的完整测试履历查询

6.3 报告输出

- 单颗芯片测试报告： 包含所有测试项结果、 错误分析、 分级结论、朴思多重动态交错比对测试比对分析
- 批次统计报告： 良率分析、 缺陷分布、 性能分布直方图、 SPC控制图
- 兼容性评估报告： RV1106平台适配结论与优化建议、 Speed Bin分级建议

七 · 测试资源保障与客户价值

960 工位设备配置 · 典型应用场景

七　Plusetech 朴思测试资源保障

7.1 测试设备配置

50台 960工位全自动化并行存储芯片测试设备	30台 存储晶圆Die全自动化测试设备	70台 存储成品测试设备
50,000+ 专业级全自动测试工位	800万+ 日测试产能（颗）	24/7 全天候自动化运行

注：设备、工位与产能数据采用公司内部统计口径，截至2026-08-21，正式外发前须由责任部门复核。

7.2 环境管理与质量标准

环境管理

- 工业级洁净厂房：恒温恒湿（23±2°C，45%-65%RH）
- 全区域ESD防护：接地电阻<1Ω，静电电位<100V
- 电磁屏蔽：高频测试区域配备屏蔽设施
- 自动温湿度控制与防静电设施

三级质量标准体系

- 国际标准层：JEDEC / AEC-Q100 / ISO 26262 / JESD47
- 行业规范层：ONFI / Toggle / NVMe / UFS / PCIe
- 企业内控层：Plusetech测试规范V3.0 / SPC / MES追溯
- MES全流程追溯覆盖：100%

7.3 典型应用场景与客户价值

客户类型	核心价值	服务亮点
存储原厂与封 测厂	CP/FT测试外包，快速扩产能、降CapEx，朴思多重动态交错比对测试提升检出率	持Redundancy Analysis与Repair方 案生
模组厂与品牌 商	来料筛选、性能分级(Speed Binning)、兼容性验证	持DDR Speed Binning全等级；SSD性能致性筛选
汽车电子与工 业客户	依据AEC-Q100温度等级开展器件级测试，并按ISO 26262项目要求提供可追溯证据	rade 1(-40°C~+125°C)温度范围；PPAP测报告
AI与数据中心 客户	DDR5-9600 MT/s及以上验证、ECC测试、7×24稳定性验证	业级SSD endurance验证；连续运行老化试
消费电子客户	eMMC/UFS/LPDDR筛选验证，轻薄化低功耗设计保障	FS 3.1/4.0 Gear速率验证；快速换线服务